

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-237613

(43)Date of publication of application : 31.08.2001

(51)Int.Cl.

H01P 1/36

(21)Application number : 2000-049281

(71)Applicant : MURATA MFG CO LTD

(22)Date of filing : 25.02.2000

(72)Inventor : OKADA TAKEKAZU

NIIMURA SATORU

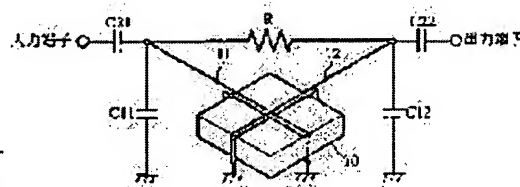
MAKINO TOSHIHIRO

(54) NONREVERSIBLE CIRCUIT ELEMENT AND HIGH FREQUENCY CIRCUIT DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an nonreversible circuit element, which shows nonreversible characteristics over a wide band, is miniaturized and reduces an insertion loss, and to provide a high frequency circuit device such as communication equipment using the same.

SOLUTION: First and second central electrodes 11 and 12 with each one end grounded are wound around a ferrite board 10. Parallel capacitors C11 and C12 are connected respectively between the other end and the ground, and serial capacitors C21 and C22 are connected between the input and output terminals. Further, the other ends of the first and second central electrodes are connected via a resistor R so that an isolator is constituted.



LEGAL STATUS

[Date of request for examination]

18.01.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

BEST AVAILABLE COPY

[Date of final disposal for application]

[Patent number] 3412593

[Date of registration] 28.03.2003

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-237613

(P2001-237613A)

(43) 公開日 平成13年 8月31日 (2001. 8. 31)

(51) Int.Cl.⁷

H 0 1 P 1/36

識別記号

F I

H 0 1 P 1/36

テ-マコ-ト* (参考)

Z

審査請求 未請求 請求項の数 7 O L (全 8 頁)

(21) 出願番号 特願2000-49281 (P2000-49281)

(22) 出願日 平成12年 2月25日 (2000. 2. 25)

(71) 出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72) 発明者 岡田 剛和

京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

(72) 発明者 新村 悟

京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

(72) 発明者 牧野 敏弘

京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

(74) 代理人 100084548

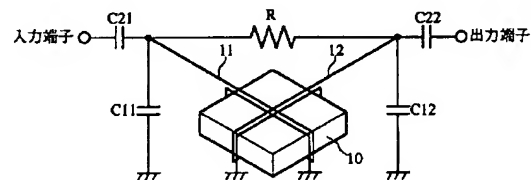
弁理士 小森 久夫

(54) 【発明の名称】 非可逆回路素子および高周波回路装置

(57) 【要約】

【課題】 広帯域にわたって非可逆特性を示し、小型でかつ挿入損失の小さな非可逆回路素子、およびそれを用いた通信装置等の高周波回路装置を提供する。

【解決手段】 一端をそれぞれ接地した第1の中心電極11および第2の中心電極12をフェライト板10に巻き付け、それぞれの他方端と接地との間に並列コンデンサC11、C12を接続し、入出力端子との間に直列コンデンサC21、C22を接続する。さらに、第1・第2の中心電極の他方端同士を抵抗Rで接続することによってアイソレータを構成する。



【特許請求の範囲】

【請求項1】 それぞれの一端を接地した、互いに交差する第1・第2の中心電極と、

第1・第2の中心電極に近接するフェリ磁性体と、
該フェリ磁性体に対して静磁界を印加する磁石と、
第1・第2の中心電極の他端と入力端子および出力端子との間にそれぞれ直列に接続した直列コンデンサと、
第1・第2の中心電極の前記他端と接地との間にそれぞれ並列に接続した並列コンデンサ、とから成る非可逆回路素子。

【請求項2】 前記第1・第2の中心電極を前記フェリ磁性体に巻き付けた請求項1に記載の非可逆回路素子。

【請求項3】 前記第1・第2の中心電極の交差角度を80度から100度の範囲内の所定角度にした請求項1または2に記載の非可逆回路素子。

【請求項4】 前記フェリ磁性体を多角形板状とした請求項1～3のうちのいずれかに記載の非可逆回路素子。

【請求項5】 前記磁石を直方体形状とした請求項1～4のうちのいずれかに記載の非可逆回路素子。

【請求項6】 前記第1・第2の中心電極、前記フェリ磁性体および前記磁石を上ヨークおよび下ヨークの間に配置するとともに、該上ヨークおよび下ヨークを接地した請求項1～5のうちのいずれかに記載の非可逆回路素子。

【請求項7】 請求項1～6のうちのいずれかに記載の非可逆回路素子を用いた高周波回路装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、マイクロ波帯等で使用されるアイソレータ等の非可逆回路素子およびそれを用いた通信装置等の高周波回路装置に関するものである。

【0002】

【従来の技術】マイクロ波帯などで使用される非可逆回路素子が、①米国特許4016510号、②特開昭52-134349号、③特開昭58-3402号、④特開平9-232818号および⑤特開平8-8612号に示されている。

【0003】上記非可逆回路素子は、所定角度で交差する中心電極をフェライト板に設け、フェライト板に静磁界を印加するようにした素子であり、フェライト板のフェリ磁性特性を利用し、中心電極によって生じる高周波磁界の偏波面をファラデー回転の原理によって回転させることによって、非可逆特性を生じさせるようにしたものである。

【0004】

【発明が解決しようとする課題】上記⑤の非可逆回路素子のように、第1～第3の中心電極を用いたものでは、第3の中心電極の整合インピーダンスがリアクタンス成分を持ち、そのインピーダンスが周波数に依存するた

め、良好な非可逆特性が得られる周波数範囲が狭くなる。すなわちアイソレータとして用いる場合のアイソレーション特性は必然的に狭帯域となる。

【0005】また、2つの中心電極を用いた非可逆回路素子においては、小型化および広帯域化に有利であるが、近年の無線通信システムにおける通信装置の小型化の要請に伴って通信装置に用いるアイソレータ等の非可逆回路素子についてもさらなる小型化が要求されている。

10 【0006】ところが、従来の構造のまま、フェライト板を例えば0.5mm×0.5mm×0.3mmと、大幅に小型化した場合、次に述べるように、中心電極の長さが短くなり、そのインダクタンス成分が小さくなって、所望の周波数で動作させる場合にインピーダンス整合がとれず、挿入損失(1L)が大きくなるという問題が生じる。

【0007】従来のアイソレータの回路図は図8に示すようなものとなるが、中心電極L1、L2のインダクタンスを並列コンデンサC1、C2のキャパシタンスでインピーダンス整合をとった場合に、インピーダンス軌跡は図9に示すような関係となる。すなわち中心電極のインピーダンスが或る値である時、並列コンデンサを接続して正規化インピーダンス(50Ω)に整合させるためには、中心電極のインピーダンスは50Ωを通るサセプタンス円上になければならない。

【0008】ところが、アイソレータのサイズを3.5mm×3.5mm×1.5mm程度またはそれ以下にしようとする、フェライト板のサイズは直方体の場合で1.0mm×1.0mm×0.3mm以下となる。従来のアイソレータのように、フェライト板の主面側だけに中心電極を配置する構造では、中心電極のインダクタンスが小さくなってしまふ。したがって動作周波数でのリアクタンスが小さくなるため、整合用の並列コンデンサのキャパシタンスを大きくせざるを得ない。ところがその結果、動作周波数帯域幅が狭くなるという問題が生じる。

【0009】さらに、上記整合用の並列コンデンサとして単板コンデンサを用いると、そのサイズも大きくなり、目標とするアイソレータのサイズが実現できない。例えば外形サイズ3.5mm角で800MHz帯のアイソレータを設計しようとする、中心電極のインダクタンスが6.6nHのとき、並列コンデンサのキャパシタンスは6pFが必要となる。これを、例えば比誘電率110の高誘電率セラミック板を用い、厚みを0.17mmと薄くしても、そのコンデンササイズは1.0×1.05mm程度と大きくなり、目標とするサイズの中に収容できなくなる。また、全体の小型化にともなって中心電極が縮小化され、そのインダクタンスが小さくなり、中心電極のインピーダンスが、正規化インピーダンス(50Ω)を通るサセプタンス円上に乗らなくなると、

並列コンデンサのキャパシタンスを大きくしてもインピーダンス整合をとれず、入出力インピーダンスが高くなって、挿入損失が悪化する。この発明の目的は、広帯域にわたって非可逆特性を示し、小型でかつ挿入損失の小さな非可逆回路素子、およびそれを用いた通信装置等の高周波回路装置を提供することにある。

【0010】

【課題を解決するための手段】この発明は、それぞれの一端を接地した、互いに交差する第1・第2の中心電極と、第1・第2の中心電極に近接するフェリ磁性体と、該フェリ磁性体に対して静磁界を印加する磁石と、第1・第2の中心電極の他端と入力端子および出力端子との間にそれぞれ直列に接続した直列コンデンサと、第1・第2の中心電極の前記他端と接地との間にそれぞれ並列に接続した並列コンデンサ、とから構成する。

【0011】この構成により、直列コンデンサと並列コンデンサとによって入出力インピーダンスの整合をとって挿入損失を低減する。

【0012】また、この発明は、第1・第2の中心電極をフェリ磁性体に巻き付ける。これにより、小型のフェリ磁性体を用いた場合でも第1・第2の中心電極のインダクタンスを十分な値に確保する。

【0013】また、この発明は第1・第2の中心電極の交差角度を80度から100度の範囲内の所定角度にする。これにより所望の非可逆特性を得る。

【0014】また、この発明はフェリ磁性体を多角形板状とする。これにより第1・第2の中心電極のフェリ磁性体に対する第1・第2の中心電極の磁氣的結合距離を長く稼ぐ。さらにフェリ磁性体に対して第1・第2の中心電極を巻き付ける際に、その巻付けを容易にする。

【0015】また、この発明は、前記磁石を直方体形状とする。これにより全体に直方体形状を成す非可逆回路素子において、フェリ磁性体に対する静磁界の強度を限られた容積内でより高める。

【0016】また、この発明は、前記第1・第2の中心電極、前記フェリ磁性体および前記磁石を上ヨークおよび下ヨークの間に配置するとともに、該上ヨークおよび下ヨークを接地する。この構造により、第1・第2の中心電極とフェリ磁性体および磁石を接地電位にしてシールドする。

【0017】さらに、この発明は、上記のいずれかの非可逆回路素子を用い、例えば発振回路の出力部やフィルタの入力部に設けること等によって通信装置等の高周波回路装置を構成する。

【0018】

【発明の実施の形態】この発明の第1の実施形態に係るアイソレータの構成を図1～図3を参照して説明する。図1はアイソレータの回路図である。ここで10は直方体形状のフェライト板であり、そのフェライト板10に対して、互いに所定の角度で交差する、それぞれ絶縁さ

れた銅線からなる第1の中心電極11および第2の中心電極12を巻き付けている。第1・第2の中心電極11、12の一方端はそれぞれ接地していて、第1の中心電極11の他方端と入力端子との間、および第2の中心電極12の他方端と出力端子との間に直列コンデンサC21、C22をそれぞれ直列に接続している。また、第1の中心電極11の他方端と接地との間、および第2の中心電極12の他方端と接地との間に並列コンデンサC11、C12をそれぞれ並列に接続している。さらに、第1・第2の中心電極11、12の他方端同士の間には抵抗Rを接続している。なお、この図では表れていないが、フェライト板10に対して、その厚み方向（第1の中心電極11および第2の中心電極12の形成するループ面に平行な方向）に静磁界を印加する磁石を配置している。

【0019】図2は上記回路を構成するアイソレータの分解斜視図である。ここで1は、絶縁被覆した銅線から成る第1の中心電極11および第2の中心電極12をフェライト板10に対してそれぞれ1.5周分巻き付けてなるフェライト組立体である。3はフェライト板10に対して静磁界を印加する磁石、2、4はそれぞれ磁気回路の一部を構成する上ヨーク、下ヨークである。5は基板であり、その上面に接地電極50、入力端子電極51および出力端子電極52を形成している。これらの電極の一部は基板5の端面を経由して下面の一部にまで延ばして、このアイソレータを電子機器の回路基板上に表面実装する際の端子電極として用いる。C11、C12、C21、C22およびRは、図1に示した各部のコンデンサおよび抵抗を構成するチップ部品であり、このうちC11、C12、Rは下ヨーク4に搭載する。また、C21、C22は基板5の上面に搭載する。

【0020】図3は図2に示した各構成部品を組み立て、上ヨーク2および磁石3部分を取り除いた状態を示す斜視図である。このように下ヨーク4を基板5の上面に形成した接地電極50に半田付け等により接合し、下ヨーク4の上面にコンデンサC11、C12およびフェライト組立体1を半田付け等により接合している。コンデンサC11、C12は、それらの上下面に電極を設けたチップコンデンサであり、下面の電極を下ヨーク4の上面に半田付けしている。またフェライト組立体1の中心電極11、12の一方の端部をそれぞれ半田付けによって、下ヨーク4の上面に電氣的に接続している。さらに中心電極11、12の他方端はコンデンサC11、C12の上面の電極に半田付けしている。さらに抵抗Rの両端の電極をC11、C12の上面の電極に半田付けしている。なお、中心電極11、12のフェライト板10に対する巻付け部分は表面に絶縁被覆を施しているの

で、中心電極同士および中心電極と下ヨーク4とはそれぞれ電氣的に絶縁されている。

【0021】また、コンデンサC21、C22も上下面

に電極を設けていて、その下面の電極を基板5の入力端子電極51および出力端子電極52にそれぞれ半田付けしている。そして、C21、C22の上面の電極とC11、C12の上面の電極との間をそれぞれワイヤーwによって半田付けしている。

【0022】図2に示した磁石3は上ヨーク2の天面に貼り付けていて、この磁石3を貼り付けた上ヨーク2を下ヨーク4に被せることによって、閉磁路を構成する。

【0023】なお、図1および図2に示したフェライト板10の寸法は0.5mm×0.5mm×0.3mmと
10 している。また、基板5の厚みを0.1mm、下ヨーク4の厚みを0.15mm、上ヨーク2の厚みを0.15mm、中心電極11、12の径を0.05mmとしている。

【0024】例えば携帯電話などの移動体通信システムに用いられる通信装置において、装置内においてその占有面積（容積）を十分に小さくするために、アイソレータの高さ寸法を1.5mm以下にすることが市場の要求であるが、上記の構造と各部の寸法により、高さ寸法を1.5mm以下に抑える。因みに、上記フェライト板以外の各部の寸法をそのままにして、フェライト板10の厚みを厚くした場合、その厚みが1mmまでは、トータルの高さを1.5mmに抑えられる。したがって、限られた容積内でフェライト板をなるべく大きくするためには、その角辺の寸法を1mm以下の直方体とすればよい。

【0025】図4は上記アイソレータの動作原理を説明するための回路図である。図4において矢印は中心電極11、12の下の高周波磁界の向きである。今、順方向の信号の透過を考えると、図4の(A)に示すように、抵抗Rの両端は同位相同振幅となって、抵抗Rには電流が流れず、入力端子からの入力信号がそのまま出力端子から出力される。

【0026】逆方向の信号の入射を考えると、(B)に示すように、フェライト板10を通過する高周波磁界の向きが(A)の場合とは逆方向となって、抵抗Rの両端に逆相の信号が発生し、抵抗Rで電力消費される。そのため、理想的には入力端子からは信号が出力されない。因みに、上記抵抗Rを取り除いた回路はジャイレータとして作用する。

【0027】実際には、上記中心電極11、12の交差角度とファラデー回転による偏波面の回転角度に応じ、信号の順方向透過時と逆方向入射時とで、上記抵抗Rの位相差が変化する。そのため、挿入損失が小さく、且つ高い非可逆性（アイソレーション特性）が得られるように、外部磁界の強度と中心電極11、12の交差角度を定める。フェライト板に印加される磁界の強度は通常、0.09～0.17[T]であり、ファラデー回転による偏波面の回転角度は通常90度～100度であるため、中心電極4a、4bの交差角度を90度から
50

100度の範囲内に設定すれば、挿入損失が小さく、且つ高い非可逆性（アイソレーション特性）が得られる。

【0028】上述の動作は、入出力インピーダンスとアイソレータのインピーダンスとの整合がとれていることが前提となる。ところが、従来構造のまま、フェライト板を例えば0.5mm×0.5mm×0.3mmと、大幅に小型化した場合、既に述べたように、中心電極の長さが短くなり、そのインダクタンス成分が小さくなって、所望の周波数で動作させる場合にインピーダンス整合がとれない。

【0029】そこで、図1および図2に示したように、フェライト板10に対して中心電極11、12を巻き付ける。これにより、小型のフェライト板を用いても、中心電極のインダクタンスを大幅に増大させ、動作周波数帯域の広帯域化を図る。但し、中心電極の巻き付けによるインダクタンスの増加は急激であるので、上記整合用の並列コンデンサだけでは正規化インピーダンス（50Ω）より高くなって、整合がとれない場合が生じる。そこで、図1および図2に示したように、入出力端子に直列に直列コンデンサを接続する。

【0030】図5は上記並列コンデンサと直列コンデンサによるインピーダンス整合の例を示す図である。

(A)は中心電極のインダクタンスが比較的小さい場合の例、(B)は中心電極のインダクタンスが比較的大きい場合の例である。いずれの場合も、並列コンデンサの接続によって、合成インピーダンスはサセプタンス円上を移動し、さらに直列コンデンサの接続によって、合成インピーダンスはインピーダンス円上を移動し、最終的に正規化インピーダンス（50Ω）に整合させるように並列コンデンサと直列コンデンサの値を定める。

【0031】このように、2つの中心電極を有するジャイレータを応用した2ポートアイソレータにおいては、ジャイレータの位相回転角度を最適化するために、フェライト板への印加静磁界の強さを頻繁に変える場合が生じるが、このことによりフェライトの透磁率が変化し、中心電極のインダクタンスも変わる。このような場合においても、中心電極の形状等を変更せずに、並列コンデンサと直列コンデンサの容量を変えることによって簡単にインピーダンス整合をとることが可能となる。そのため、上記最適化の設計または調整が容易となる。

【0032】さらに、並列コンデンサと直列コンデンサの2個のコンデンサを用いたインピーダンス整合回路では、並列コンデンサ1個だけを用いる場合に比べて、コンデンサの容量を大幅に減らすことができ、単板コンデンサで静電容量を形成した時のサイズを小さくできる。例えば、フェライト板に巻き付ける中心電極のインダクタンスが19.8nHの時、並列コンデンサの容量は0.5～1.5pFとなり、直列コンデンサの容量は0.5～2.2pFとなって、比誘電率110の誘電体材料を用いれば、厚み0.17mmで幅が0.45×
50

0.85mm以下となる。したがって、フェライト板として1mm角以下のものを使用すれば、3.5mm角以下のアイソレータを実現できる寸法となる。

【0033】なお、上記直列コンデンサまたは並列コンデンサを、電極層と誘電体層とを交互に複数層積層して成る積層構造のチップコンデンサで構成してもよい。その場合には、チップコンデンサはさらに小型になるので、フェリ磁性体に対する中心電極の巻き付けによって、中心電極のインダクタンスが大きくなり過ぎた場合でも、前記直列コンデンサまたは並列コンデンサの容量を大きく確保して、インピーダンス整合を容易にとることができ、非可逆回路素子全体の小型化がさらに容易となる。

【0034】図6は上記アイソレータの挿入損失と入力インピーダンスの周波数特性を示す図である。ここでは2.52GHzを中心周波数として設計している。

(A)は、周波数を2.02GHzから3.02GHzまで変化させたときの透過特性S₂₁および反射特性S₁₂の損失を示している。また(B)は、その周波数変化による入力インピーダンスの軌跡を示している。このように、入出力インピーダンスが正規化インピーダンス(50Ω)に整合していることにより、低い挿入損失特性を示す。

【0035】因みに、並列コンデンサのみによって整合をとるようにした従来のアイソレータにおいては、中心電極のフェライト板に対する巻付けによってインダクタンスが大きくなりすぎた時に、次に述べるように、入力インピーダンスが高くなって整合がとれず、挿入損失が悪くなる。図10は上記アイソレータの挿入損失と入力インピーダンスの周波数特性を示す図である。図6の場合と同様に、2.52GHzを中心周波数として設計している。(A)は、周波数を2.02GHzから3.02GHzまで変化させたときの透過特性S₂₁および反射特性S₁₂の損失、(B)は、その周波数変化による入力インピーダンスの軌跡をそれぞれ示している。このように、中心電極のインダクタンスが大きくなり過ぎると、入出力インピーダンスが高くなり、挿入損失が-10dB程度と非常に悪くなる。

【0036】これに対して、図5に示したように、並列コンデンサと直列コンデンサとによってインピーダンス整合をとることによって、図6の例では、挿入損失が-1.6dB程度にまで改善できる。

【0037】次に、通信装置や信号測定回路などの高周波回路装置の構成を図7を参照して説明する。上記各種のアイソレータを用いて、例えば図7の(A)に示すように、VCOなどの発振器の発振出力部にアイソレータを設け、アイソレータの出力部に接続される送信回路からの反射波が発振器に入射しないようにする。これにより発振器の発振安定性を高める。

【0038】また、図7の(B)に示すように、フィル

タの入力部にアイソレータを設けて、アイソレータを整合用に用いる。このことにより、定インピーダンスフィルタを構成する。このような回路を送受信回路部に設けて通信装置を構成する。

【0039】なお、以上に示した各実施形態ではアイソレータとして用いる例を示したが、2つのポート間の透過方向によって、位相遅れが異なる特性を示すジャイレータ(非可逆位相器)を構成する場合には、実施形態で示した抵抗Rを取り除けばよい。

【0040】なお、以上に示した例では、フェライト板に線状の中心電極を巻き付けるようにしたが、中心電極パターンを形成したシート材をフェライト板に重ねるように配置したり、上記シート材を2つのフェライト板の間に挟むように配置してもよい。

【0041】

【発明の効果】請求項1に記載の発明によれば、直列コンデンサと並列コンデンサとによって入出力インピーダンスの整合が確実にとれるため、挿入損失がより低減でき、小型でありながら広帯域化が図れる。

【0042】請求項2に記載の発明によれば、小型のフェリ磁性体を用いた場合でも第1・第2の中心電極のインダクタンスを十分な値に確保でき、全体の小型化が可能となる。

【0043】請求項3に記載の発明によれば、挿入損失が低く且つ高い非可逆特性が得られる。

【0044】請求項4に記載の発明によれば、第1・第2の中心電極のフェリ磁性体に対する第1・第2の中心電極の磁氣的結合距離を長く稼ぐことができ、さらにフェリ磁性体に対して第1・第2の中心電極を巻き付ける際に、その巻付けが容易となり、フェリ磁性体が小型であっても低挿入損失で且つ高い非可逆特性が得られる。

【0045】請求項5に記載の発明によれば、全体に直方体形状を成す非可逆回路素子において、フェリ磁性体に対する静磁界の強度を、限られた容積内でより高めることができ、挿入損失が低く、且つ高い非可逆特性が得られる。また、板状または直方体形状の磁性材料から切り出す方法によって構成できるので、その製造が容易となる。

【0046】請求項6に記載の発明によれば、第1・第2の中心電極とコンデンサがヨークと共に接地電位となつて、シールドされるため、スプリアスの発生が抑えられる。

【0047】請求項7に記載の発明によれば、例えば発振回路の出力部や、フィルタの入力部にアイソレーション特性を有する非可逆回路素子を設けることなどによって、低損失で特性の安定した通信装置が得られる。

【図面の簡単な説明】

【図1】第1の実施形態に係るアイソレータの回路図

【図2】同アイソレータの分解斜視図

【図3】同アイソレータの主要部の組立て後の斜視図

【図4】同アイソレータの動作原理を説明するための回路図

*【符号の説明】

1-フェライト組立体

2-上ヨーク

3-磁石

4-下ヨーク

5-基板

10-フェライト板

11-第1の中心電極

12-第2の中心電極

50-接地電極

51-入力端子電極

52-出力端子電極

【図5】同アイソレータのインピーダンス整合の例を示す図

【図6】同アイソレータの周波数特性の例を示す図

【図7】第2の実施形態に係る高周波回路装置の主要部の構成を示すブロック図

【図8】従来のアイソレータの回路図

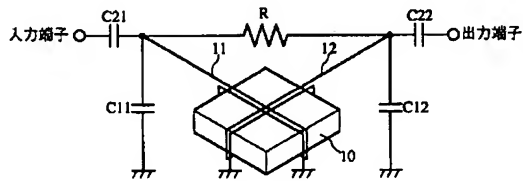
【図9】従来のアイソレータにおけるインピーダンス整合の例を示す図

10

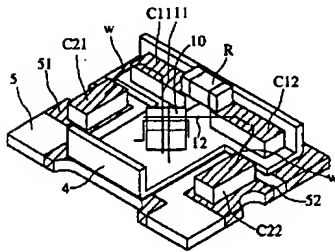
【図10】従来構造のアイソレータでインピーダンス不整合状態での周波数特性の例を示す図

*

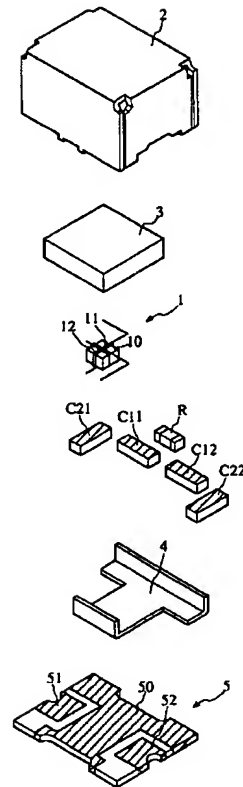
【図1】



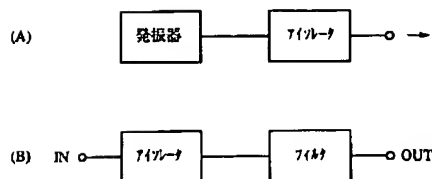
【図3】



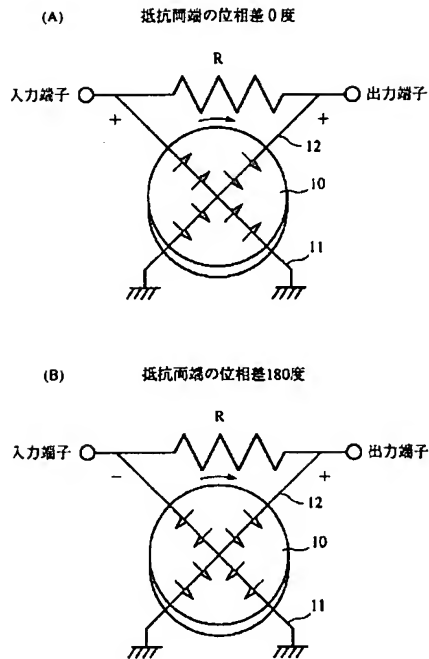
【図2】



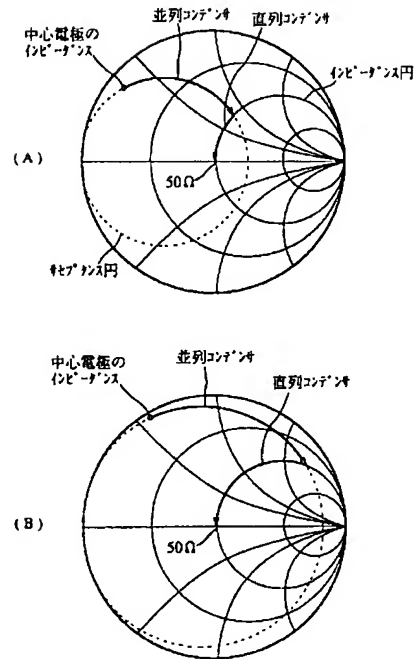
【図7】



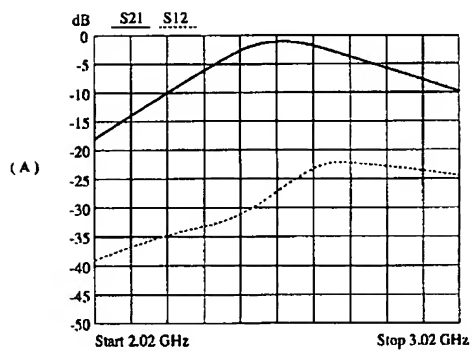
【図4】



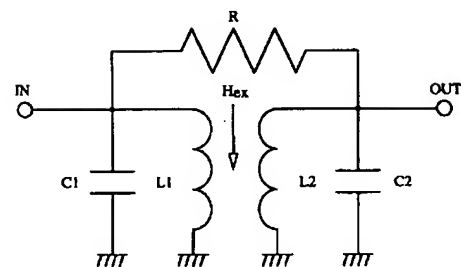
【図5】



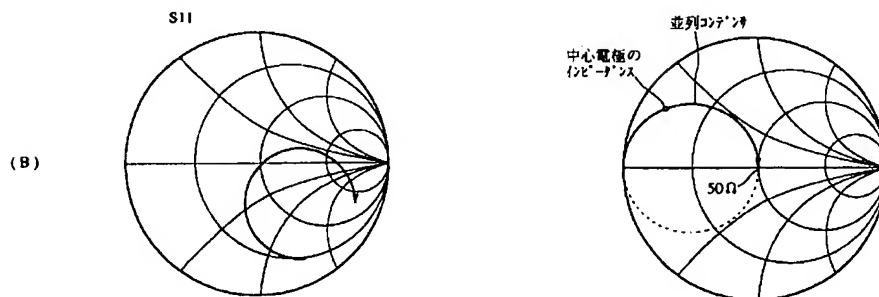
【図6】



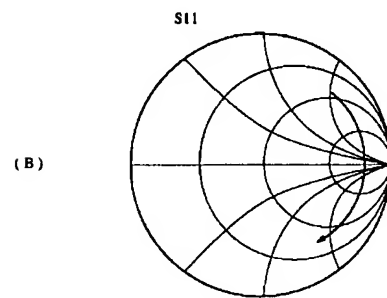
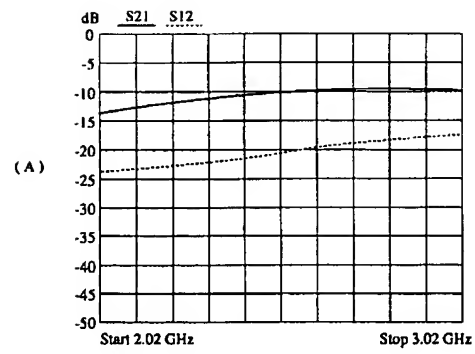
【図8】



【図9】



【図10】



* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The 1st-2nd center electrode which grounded each end and which crosses mutually, The ferrimagnetic substance close to the 1st-2nd center electrode, and the magnet which impresses a static magnetic field to this ferrimagnetic substance, The non-reciprocal circuit component which consists of the series capacitor connected to the serial, respectively between the other end of the 1st-2nd center electrode, the input terminal, and the output terminal, and the juxtaposition capacitor connected to juxtaposition, respectively between said other ends and touch-down of the 1st-2nd center electrode.

[Claim 2] The non-reciprocal circuit component according to claim 1 which twisted said 1st-2nd center electrode around said ferrimagnetic substance.

[Claim 3] The non-reciprocal circuit component according to claim 1 or 2 which made whenever [crossed-axes-angle / of said 1st-2nd center electrode] the predetermined include angle within the limits of 80 to 100 degrees.

[Claim 4] It is a non-reciprocal circuit component given in either among claims 1-3 which made said ferrimagnetic substance polygon tabular.

[Claim 5] It is a non-reciprocal circuit component given in either among claims 1-4 which made said magnet the rectangular parallelepiped configuration.

[Claim 6] It is a non-reciprocal circuit component given in either among claims 1-5 which grounded the this top yoke and the bottom yoke while having arranged said 1st-2nd center electrode, said ferrimagnetic substance, and said magnet between a top yoke and a bottom yoke.

[Claim 7] The RF circuit apparatus using the non-reciprocal circuit component given in either among claims 1-6.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to RF circuit apparatus, such as a communication device using non-reciprocal circuit components, such as an isolator, and it which are used with a microwave band etc.

[0002]

[Description of the Prior Art] The non-reciprocal circuit component used with a microwave band etc. is shown in ** U.S. Pat. No. 4016510 number, ** JP, 52-134349, A, ** JP, 58-3402, A, ** JP, 9-232818, A, and ** JP, 8-8612, A.

[0003] It is made for the above-mentioned non-reciprocal circuit component to produce an irreversible property by preparing the center electrode which crosses at a predetermined include angle in a ferrite plate, being the component it was made to impress a static magnetic field to a ferrite plate, using the ferrimagnetism property of a ferrite plate, and rotating the plane of polarization of the high-frequency field produced with a center electrode by the principle of Faraday rotation.

[0004]

[Problem(s) to be Solved by the Invention] Like the non-reciprocal circuit component of the above-mentioned **, by the thing using the 1st - the 3rd center electrode, in order that the matched impedance of the 3rd center electrode may have a reactance component and the impedance may be dependent on a frequency, the frequency range where a good irreversible property is acquired becomes narrow. That is, the isolation property in the case of using as an isolator serves as a narrow-band inevitably.

[0005] Moreover, in the non-reciprocal circuit component using two center electrodes, although it is advantageous to a miniaturization and broadband-izing, the further miniaturization is demanded also about non-

reciprocal circuit components, such as an isolator used for a communication device with the request of a miniaturization of the communication device in a radio communications system in recent years.

[0006] However, when the die length of a center electrode becomes short, the inductance component becomes small and it makes it operate on a desired frequency so that it may state below, when a ferrite plate is substantially miniaturized with $0.5\text{mm} \times 0.5\text{mm} \times 0.3\text{mm}$ with the conventional structure, the problem that an insertion loss (IL) becomes large arises, without the ability taking impedance matching.

[0007] Although the circuit diagram of the conventional isolator becomes a thing as shown in drawing 8, when impedance matching is taken with the capacitance of the juxtaposition capacitors C1 and C2, an impedance locus serves as relation as shows drawing 9 in the inductance of center electrodes L1 and L2. That is, when the impedance of a center electrode is a certain value, in order to connect a juxtaposition capacitor and to adjust a normalized impedance (50ohms), there must be an impedance of a center electrode on the susceptance circle which passes along 50 ohms.

[0008] However, in the case of a rectangular parallelepiped, if it is going to make size of an isolator about $3.5\text{mm} \times 3.5\text{mm} \times 1.5\text{mm}$ or into less than [it], the size of a ferrite plate will become less than [$1.0\text{mm} \times 1.0\text{mm} \times 0.3\text{mm}$]. Like the conventional isolator, the inductance of a center electrode will become small with the structure which arranges a center electrode only to the principal plane side of a ferrite plate. Therefore, since the reactance in clock frequency becomes small, the capacitance of the juxtaposition capacitor for adjustment must be enlarged. However, as a result, the problem that clock frequency bandwidth becomes narrow arises.

[0009] Furthermore, if a veneer capacitor is used as a juxtaposition capacitor for the above-mentioned adjustment, the size also becomes large and size of a target isolator cannot be realized. For example, as for the capacitance of a juxtaposition capacitor, 6pF is needed, when it is going to design the isolator of a 800MHz band on an appearance size 3.5mm square and the inductances of a center electrode are 6.6nH(s). Even if it makes thickness thin with 0.17mm using the high dielectric constant ceramic plate of specific inductive capacity 110, the capacitor size becomes large with about $1.0 \times 1.05\text{mm}$, and it becomes impossible to hold this into target size. Moreover, a center electrode is cutback-ized with the whole miniaturization, the inductance becomes small, if it stops riding on the susceptance circle by which the impedance of a center electrode passes along normalized impedance (50ohms), even if it enlarges the capacitance of a juxtaposition capacitor, impedance

matching cannot be taken, but an I/O impedance will become high, and an insertion loss will get worse. The object of this invention shows an irreversible property over a broadband, and is to offer RF circuit apparatus, such as a small and small non-reciprocal circuit component of an insertion loss, and a communication device using it.

[0010]

[Means for Solving the Problem] The 1st-2nd center electrode with which this invention grounded each end and which crosses mutually, The ferrimagnetic substance close to the 1st-2nd center electrode, and the magnet which impresses a static magnetic field to this ferrimagnetic substance, It constitutes from a series capacitor connected to the serial, respectively between the other end of the 1st-2nd center electrode, the input terminal, and the output terminal, and a juxtaposition capacitor connected to juxtaposition, respectively between said other ends and touch-down of the 1st-2nd center electrode.

[0011] By this configuration, adjustment of an I/O impedance is taken by the series capacitor and the juxtaposition capacitor, and an insertion loss is reduced.

[0012] Moreover, this invention twists the 1st-2nd center electrode around the ferrimagnetic substance. Even when this uses the small ferrimagnetic substance, the inductance of the 1st-2nd center electrode is secured to sufficient value.

[0013] Moreover, this invention makes whenever [crossed-axes-angle / of the 1st-2nd center electrode] the predetermined include angle within the limits of 80 to 100 degrees. This acquires a desired irreversible property.

[0014] Moreover, this invention makes the ferrimagnetic substance polygon tabular. This earns the magnetic bond distance of the 1st-2nd center electrode to the ferrimagnetic substance of the 1st-2nd center electrode for a long time. In case the 1st-2nd center electrode is furthermore twisted to the ferrimagnetic substance, the volume attachment is made easy.

[0015] Moreover, this invention makes said magnet a rectangular parallelepiped configuration. In the non-reciprocal circuit component which constitutes a rectangular parallelepiped configuration to the whole by this, it raises more within the volume to which the reinforcement of the static magnetic field to the ferrimagnetic substance was restricted.

[0016] Moreover, this invention grounds a this top yoke and a bottom yoke while arranging said 1st-2nd center electrode, said ferrimagnetic substance, and said magnet between a top yoke and a bottom yoke.

According to this structure, the 1st-2nd center electrode, ferrimagnetic substance, and magnet are made into touch-down potential, and are shielded.

[0017] Furthermore, this invention constitutes RF circuit apparatus, such as a communication device, by preparing in the output section of an oscillator circuit, or the input section of a filter etc., using one of the above-mentioned non-reciprocal circuit components.

[0018]

[Embodiment of the Invention] The configuration of the isolator concerning the 1st operation gestalt of this invention is explained with reference to drawing 1 - drawing 3 . Drawing 1 is the circuit diagram of an isolator. 10 is the ferrite plate of a rectangular parallelepiped configuration, and has twisted the 1st center electrode 11 and 2nd center electrode 12 which cross at an angle of predetermined mutually and which consist of copper wire insulated, respectively to the ferrite plate 10 here. The one side edge of the 1st-2nd center electrode 11 and 12 is grounded, respectively, and has connected series capacitors C21 and C22 to a serial, respectively between the another side edge of the 1st center electrode 11, and an input terminal, and between the another side edge of the 2nd center electrode 12, and an output terminal.

Moreover, the juxtaposition capacitors C11 and C12 are connected to juxtaposition, respectively between the another side edge of the 1st center electrode 11, and touch-down, and between the another side edge of the 2nd center electrode 12, and touch-down. Furthermore, Resistance R is connected among the another side edges of the 1st-2nd center electrode 11 and 12. In addition, although it does not appear in this drawing, the magnet which impresses a static magnetic field in that thickness direction (direction parallel to the loop-formation side which the 1st center electrode 11 and the 2nd center electrode 12 form) is arranged to the ferrite plate 10.

[0019] Drawing 2 is the decomposition perspective view of the isolator which constitutes the above-mentioned circuit. 1 is a ferrite assembly which comes to twist the 1st center electrode 11 and 2nd center electrode 12 which consist of the copper wire which carried out pre-insulation by 1.5 round to the ferrite plate 10, respectively here. The magnet with which 3 impresses a static magnetic field to the ferrite plate 10, and 2 and 4 are a yoke when a part of magnetic circuit is constituted, and a bottom yoke, respectively. 5 is a substrate and forms the earth electrode 50, the input terminal electrode 51, and the output terminal electrode 52 in the top face. Some of these electrodes are extended on at the bottom [a part of] via the end face of a substrate

5, and it is used as a terminal electrode at the time of carrying out the surface mount of this isolator on the circuit board of electronic equipment. C11, C12, C21, C22, and R are chips which constitute the capacitor of each part shown in drawing 1, and resistance, among these C11, C12, and R are carried in the bottom yoke 4. Moreover, C21 and C22 are carried in the top face of a substrate 5.

[0020] Drawing 3 is the perspective view showing the condition of having assembled each component part shown in drawing 2, and having removed top yoke 2 and magnet 3 part. Thus, the bottom yoke 4 was joined to the earth electrode 50 formed in the top face of a substrate 5 by soldering etc., and capacitors C11 and C12 and the ferrite assembly 1 are joined to the top face of the bottom yoke 4 by soldering etc. Capacitors C11 and C12 are chip capacitors which prepared the electrode in the vertical side of them, and have soldered the electrode at the bottom to the top face of the bottom yoke 4. Moreover, one edge of the center electrodes 11 and 12 of the ferrite assembly 1 is electrically connected to the top face of the bottom yoke 4 by soldering, respectively. Furthermore, the another side edge of center electrodes 11 and 12 is soldered to the electrode of the top face of capacitors C11 and C12. Furthermore, the electrode of the ends of Resistance R is soldered to the electrode of the top face of C11 and C12. In addition, since it twisted to the ferrite plate 10 of center electrodes 11 and 12 and the part has performed pre-insulation to the front face, center electrodes and the center electrode, and the bottom yoke 4 are insulated electrically, respectively.

[0021] Moreover, capacitors C21 and C22 have also prepared the electrode in the vertical side, and have soldered the electrode of the underside to the input terminal electrode 51 and the output terminal electrode 52 of a substrate 5, respectively. And between the electrode of the top face of C21 and C22 and the electrodes of the top face of C11 and C12 is soldered with Wire w, respectively.

[0022] The magnet 3 shown in drawing 2 constitutes a closed magnetic circuit by putting the yoke 2 after sticking on the top panel of the top yoke 2 and sticking this magnet 3 on the bottom yoke 4.

[0023] In addition, the dimension of the ferrite plate 10 shown in drawing 1 and drawing 2 is set to 0.5mmx0.5mmx0.3mm. Moreover, the path of 0.15mm and center electrodes 11 and 12 is set [the thickness of a substrate 5 / the thickness of 0.1mm and the bottom yoke 4] to 0.05mm for the thickness of 0.15mm and the top yoke 2.

[0024] For example, in the communication device used for mobile communication system, such as a cellular phone, although it is a demand

of a commercial scene to set the height dimension of an isolator to 1.5mm or less in order to make the occupancy area (volume) small enough into equipment, a height dimension is held down to 1.5mm or less with the above-mentioned structure and the dimension of each part. When the dimension of each part other than the above-mentioned ferrite plate is left as it was and thickness of the ferrite plate 10 is incidentally thickened, the thickness is stopped by 1.5mm in height with 1 totalmm. Therefore, what is necessary is just to let the dimension of the **** be a rectangular parallelepiped 1mm or less, in order to enlarge a ferrite plate if possible within the limited volume.

[0025] Drawing 4 is a circuit diagram for explaining the principle of operation of the above-mentioned isolator. In drawing 4, an arrow head is the sense of the high-frequency field under center electrodes 11 and 12. If transparency of the signal of the forward direction is considered now, as shown in (A) of drawing 4, the ends of Resistance R will serve as the equiphase said amplitude, and a current will not flow for Resistance R, but the input signal from an input terminal will be outputted from an output terminal as it is.

[0026] Considering the incidence of the signal of hard flow, as shown in (B), it becomes hard flow, the signal of an opposite phase occurs to the ends of Resistance R, and power consumption is carried out to the case where the sense of the high-frequency field which passes the ferrite plate 10 is (A) by Resistance R. Therefore, from an input terminal, a signal is not outputted ideally. Incidentally, the circuit which removed the above-mentioned resistance R acts as a gyrator.

[0027] Actually, according to whenever [crossed-axes-angle / of the above-mentioned center electrodes 11 and 12], and angle of rotation of the plane of polarization by Faraday rotation, it is with the time of forward direction transparency of a signal, and hard flow incidence, and the phase contrast of the above-mentioned resistance ends changes.

Therefore, whenever [reinforcement / of an external magnetic field / and crossed-axes-angle / of center electrodes 11 and 12] is appointed so that nonreversible [with it] (isolation property) may be acquired. [a small and insertion loss and] [high] The reinforcement of the field impressed to a ferrite plate is usually 0.09-0.17 [T], and since angle of rotation of the plane of polarization by Faraday rotation is usually 90 - 100 degrees, if whenever [crossed-axes-angle / of center electrodes 4a and 4b] is set up within the limits of 90 to 100 degrees, nonreversible [with it] (isolation property) will be acquired. [a small and insertion loss and] [high]

[0028] It will be the requisite that above-mentioned actuation has taken

adjustment with an I/O impedance and the impedance of an isolator. However, impedance matching cannot be taken, when the die length of a center electrode becomes short, the inductance component becomes small and it makes it operate on a desired frequency as it already stated conventionally, when a ferrite plate was substantially miniaturized with 0.5mmx0.5mmx0.3mm with structure.

[0029] Then, as shown in drawing 1 and drawing 2, center electrodes 11 and 12 are twisted to the ferrite plate 10. Even if this uses a small ferrite plate, the inductance of a center electrode is increased substantially and broadband-ization of a clock frequency band is attained. However, since the increment in the inductance of a center electrode depended for twisting is rapid, only by the juxtaposition capacitor for the above-mentioned adjustment, it becomes higher than a normalized impedance (50ohms), and the case where adjustment cannot be taken produces it. Then, as shown in drawing 1 and drawing 2, a series capacitor is connected to a serial at an input/output terminal.

[0030] Drawing 5 is drawing showing the example of the impedance matching by the above-mentioned juxtaposition capacitor and the series capacitor. (A) is an example when the inductance of a center electrode is comparatively small, and (B) is an example when the inductance of a center electrode is comparatively large. In any case, a synthetic impedance moves by connection of a juxtaposition capacitor in a susceptance circle top, and further, by connection of a series capacitor, a synthetic impedance moves in an impedance circle top, and it is determined that the value of a juxtaposition capacitor and a series capacitor adjusts normalized impedance (50ohms) eventually.

[0031] Thus, in 2 port isolator adapting the gyrator which has two center electrodes, although the case where the strength of the impression static magnetic field to a ferrite plate is changed frequently arises in order to optimize phase angle of rotation of a gyrator, the permeability of a ferrite changes with this and the inductance of a center electrode also changes. Also in this case, it becomes possible to take impedance matching simply by changing the capacity of a juxtaposition capacitor and a series capacitor, without changing the configuration of a center electrode etc. Therefore, a design or adjustment of the above-mentioned optimization becomes easy.

[0032] Furthermore, in the impedance matching circuit using two capacitors, a juxtaposition capacitor and a series capacitor, compared with the case where one juxtaposition capacitor is used, the capacity of a capacitor can be reduced substantially and size when forming electrostatic capacity by the veneer capacitor can be made small. For

example, when the inductances of the center electrode twisted around a ferrite plate are 19.8nH(s), the capacity of a juxtaposition capacitor is set to 0.5-1.5pF, and if the capacity of a series capacitor is set to 0.5-2.2pF and the dielectric materials of specific inductive capacity 110 are used, width of face will be set to 0.45x0.85mm or less by the thickness of 0.17mm. Therefore, if the following [1mm angle] are used as a ferrite plate, it will become the dimension which can realize the isolator below 3.5mm angle.

[0033] In addition, the above-mentioned series capacitor or a juxtaposition capacitor may consist of chip capacitors of the laminated structure which carries out two or more layer laminating of an electrode layer and the dielectric layer by turns, and changes. in that case, a center electrode [as opposed to / since a chip capacitor becomes still smaller / the ferrimagnetic substance] -- twisting -- even when the inductance of a center electrode becomes large too much, the capacity of said series capacitor or a juxtaposition capacitor can be secured greatly, impedance matching can be taken easily, and the miniaturization of the whole non-reciprocal circuit component becomes still easier.

[0034] Drawing 6 is drawing showing the insertion loss of the above-mentioned isolator, and the frequency characteristics of an input impedance. Here, 2.52GHz is designed as center frequency. (A) shows loss of the transparency property S21 when changing a frequency from 2.02GHz to 3.02GHz, and a reflection property S12. Moreover, (B) shows the locus of the input impedance by the frequency change. Thus, when the I/O impedance has consistency in the normalized impedance (50ohms) shows a low insertion-loss property.

[0035] incidentally, in the conventional isolator which took adjustment, the ferrite plate of a center electrode is received only by the juxtaposition capacitor -- twisting -- when an inductance becomes large too much, an insertion loss worsens, without an input impedance's becoming high and being able to take adjustment so that it may state below. Drawing 10 is drawing showing the insertion loss of the above-mentioned isolator, and the frequency characteristics of an input impedance. 2.52GHz is designed as center frequency like the case of drawing 6 . Loss of the transparency property S21 when (A) changes a frequency from 2.02GHz to 3.02GHz, and a reflection property S12, and (B) show the locus of the input impedance by the frequency change, respectively. Thus, if the inductance of a center electrode becomes large too much, an I/O impedance will become high and an insertion loss will get very bad with about -10dB.

[0036] On the other hand, as shown in drawing 5 , in the example of

drawing 6 , an insertion loss can improve to about -1.6dB by taking impedance matching with a juxtaposition capacitor and a series capacitor. [0037] Next, the configuration of RF circuit apparatus, such as a communication device and a signal measuring circuit, is explained with reference to drawing 7 . Using various kinds of above-mentioned isolators, as shown in (A) of drawing 7 , an isolator is formed in the oscillation output section of oscillators, such as VCO, and the reflected wave from the sending circuit connected to the output section of an isolator is made not to carry out incidence to an oscillator. This raises the oscillation stability of an oscillator.

[0038] Moreover, as shown in (B) of drawing 7 , an isolator is formed in the input section of a filter and an isolator is used for adjustment. This constitutes a constant impedance filter. Such a circuit is established in the transceiver circuit section, and a communication device is constituted.

[0039] In addition, what is necessary is just to remove the resistance R shown with the operation gestalt, in constituting the gyrator (irreversible phase machine) which shows the property that phase lags differ, according to the transparency direction between two ports although each operation gestalt shown above showed the example used as an isolator.

[0040] In addition, in the example shown above, it may arrange, or although the linear center electrode was twisted around the ferrite plate, you may arrange so that the above-mentioned web material may be inserted between two ferrite plates, so that the web material in which the center-electrode pattern was formed may be put on a ferrite plate.

[0041]

[Effect of the Invention] According to invention according to claim 1, since adjustment of an I/O impedance can be certainly taken by the series capacitor and the juxtaposition capacitor, broadband-ization can be attained, though an insertion loss can decrease more and is small.

[0042] According to invention according to claim 2, even when the small ferrimagnetic substance is used, the inductance of the 1st-2nd center electrode can be secured to sufficient value, and the whole miniaturization is attained.

[0043] According to invention according to claim 3, the irreversible property that an insertion loss is low and high is acquired.

[0044] In case according to invention according to claim 4 the magnetic bond distance of the 1st-2nd center electrode to the ferrimagnetic substance of the 1st-2nd center electrode can be earned for a long time and the 1st-2nd center electrode is further twisted to the ferrimagnetic

substance, the volume attachment becomes easy, even if the ferrimagnetic substance is small, it is a low insertion loss and a high irreversible property is acquired.

[0045] According to invention according to claim 5, in the non-reciprocal circuit component which constitutes a rectangular parallelepiped configuration to the whole, the reinforcement of the static magnetic field to the ferrimagnetic substance can be raised more within the limited volume, and the irreversible property that an insertion loss is low and high is acquired. Moreover, since it can constitute by the approach of starting from the magnetic material of tabular or a rectangular parallelepiped configuration, the manufacture becomes easy.

[0046] According to invention according to claim 6, the 1st-2nd center electrode and capacitor serve as touch-down potential with a yoke, and since it shields, spurious generating is suppressed.

[0047] According to invention according to claim 7, the communication device whose property was stable in low loss is obtained by preparing the non-reciprocal circuit component which has an isolation property, for example in the output section of an oscillator circuit, and the input section of a filter etc.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] The circuit diagram of the isolator concerning the 1st operation gestalt

[Drawing 2] The decomposition perspective view of this isolator

[Drawing 3] The perspective view after the assembly of the body of this isolator

[Drawing 4] The circuit diagram for explaining the principle of operation of this isolator
[Drawing 5] Drawing showing the example of the impedance matching of this isolator
[Drawing 6] Drawing showing the example of the frequency characteristics of this isolator
[Drawing 7] The block diagram showing the configuration of the body of the high frequency circuit apparatus concerning the 2nd operation gestalt
[Drawing 8] The circuit diagram of the conventional isolator
[Drawing 9] Drawing showing the example of the impedance matching in the conventional isolator
[Drawing 10] Drawing showing the example of the frequency characteristics in an impedance mismatch condition with the isolator of structure conventionally
[Description of Notations]
1-ferrite assembly
2- top yoke
3-magnet
Bottom yoke of 4-
5-substrate
10-ferrite plate
The 11-1st center electrode
The 12-2nd center electrode
50-earth electrode
51-input terminal electrode
52-output terminal electrode

[Translation done.]

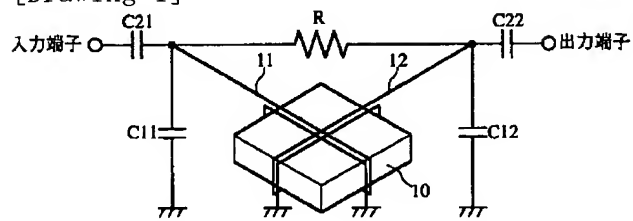
* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

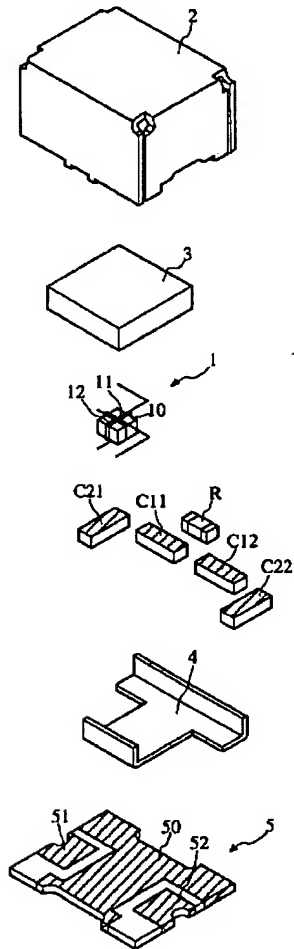
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

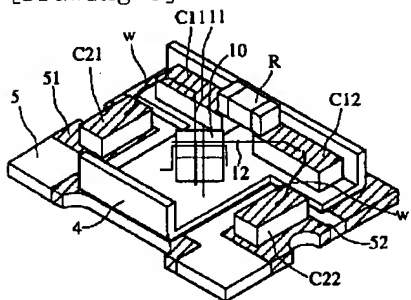
[Drawing 1]



[Drawing 2]



[Drawing 3]

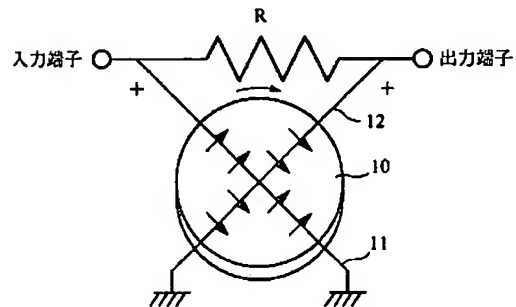


[Drawing 7]

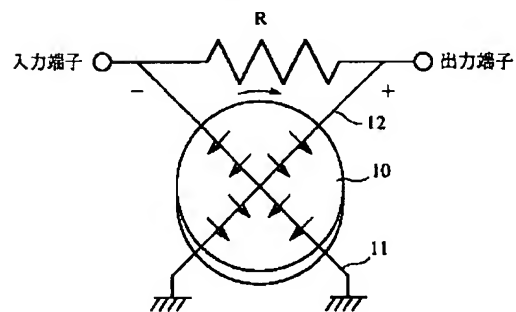


[Drawing 4]

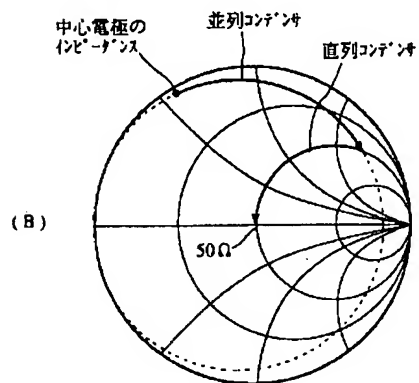
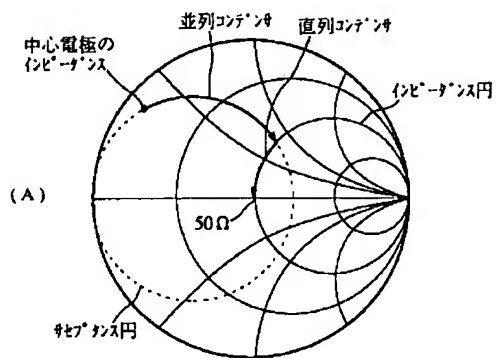
(A) 抵抗両端の位相差0度



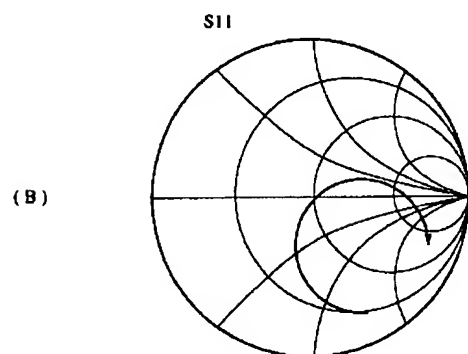
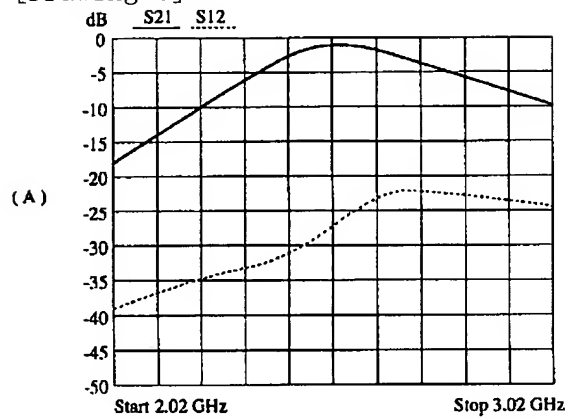
(B) 抵抗両端の位相差180度



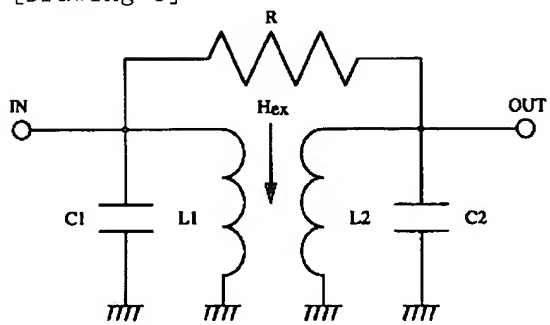
[Drawing 5]



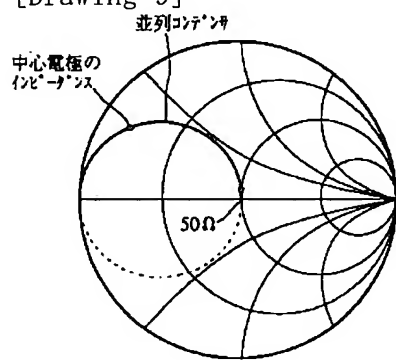
[Drawing 6]



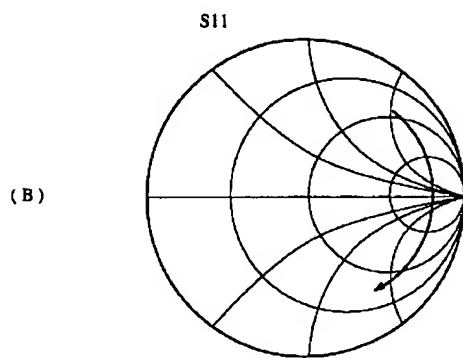
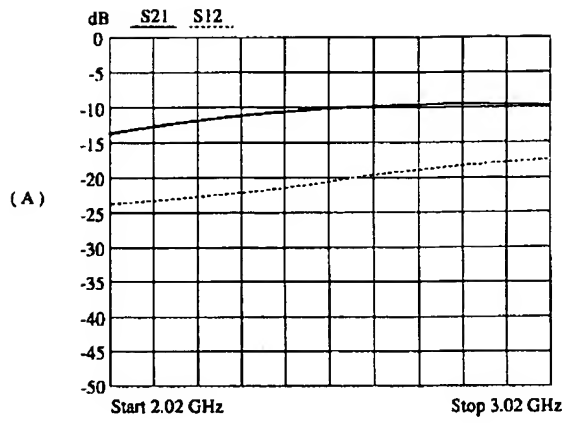
[Drawing 8]



[Drawing 9]



[Drawing 10]



[Translation done.]

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☒ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.